

# Архитектура процессора

По материалам монографии  
*Лацис А.О.* Параллельная обработка  
данных. – М.: Академия, 2010 г. 336  
стр. ISBN 978-5-7695-5951-8

# Система команд ( ~ Ламповая М-20, 1960... )

- **Оперативная память** состоит из **слов**, занумерованных от 0 подряд. В слове 45 разрядов, занумерованных справа от 1. Из слова номер 0 всегда читается двоичный 0. Номер ячейки в памяти называется ее **адресом**.
- Слово может хранить число или команду.

# Формат числа

- П 3 EEEEEEE M.....M
- 45 44 43      37 36                      1 (номера разрядов).
- M – мантисса.
- E – код порядка, (64+порядок)
- 3 – знак числа (0-плюс),
- П – признак (арифметического смысла не имеет, при арифметических операциях наследуется).
- Число имеет значение:  $0.M * 2^{*(E-64)}$ , со знаком 3.

# Формат команды

- ППП КKKKKK A1...A1 A2...A2 A3...A3
- 45 43 42      37 36      25 24      13 12      1  
(номера разрядов).
- ППП – трехбитный код признаков,
- КKKKKK – **шестибитный** код операции,
- A1, A2, A3 – **двенадцатибитные** адреса операндов. Код операции и адреса – неотрицательные, целые двоичные числа.

# Формат команды

- Обычно первые два адреса указывают исходные данные, третий – результат. Например, в команде сложения содержимое слова с адресом  $A1$  складывается с содержимым слова с адресом  $A2$ , а результат помещается по адресу  $A3$ . При этом к адресу, указанному в соответствующем поле команды, прибавляется значение индекс – регистра, если соответствующий этому адресу бит кода признаков равен 1. Для занесения значений в индекс – регистр служат специальные команды.

# Архитектурно в процессор входят 3 целочисленных регистра

- счетчик команд
- триггер «омега»
- индекс-регистр

**Регистр** – отдельная, не входящая в оперативную память, ячейка памяти

**Триггер** – регистр, состоящий из единственного двоичного разряда

# ***PIO*** (***Program Input-Output***, программный ввод-вывод)

- Канал вывода :
  - *регистр данных*
  - *регистр состояния*

*(это порты или некоторые ячейки оперативной памяти)*
- В начальный момент регистр состояния содержит «1», что означает «линия вывода свободна»
- При записи в регистр данных некоторого числа единица в регистре состояния гаснет
- После успешной передачи числа в регистре состояния снова появится «1» - линия свободна для передачи следующего числа

# Прерывания

- Процессор выполняет одну программу
- Нет команд переключения между разными программами
- Прерывание – это принудительный (никак не записанный в программе) переход по определенному адресу в результате наступления некоторого события.
- Событие может быть:
  - **внутренним** (для процессора) – например, деление на 0
  - **внешним** – например, нажатие клавиши на клавиатуре
  - **программным** – например, для вывода данных
- Практически всегда процессор снабжается специальным источником внешних прерываний – таймером, поставляющим, независимо ни от чего, внешние события, например, 1000 раз в секунду.

- Переход по определенному адресу при прерывании сопровождается аппаратным сохранением (также по определенному адресу) того минимального объема сведений о состоянии процессора, который необходим, чтобы из прерывания можно было вернуться, а прерванная программа «ничего не заметила». Например - счетчика команд в момент прерывания – иначе неизвестно, куда возвращаться.

# Прерывания позволяют

- Переключаться между программами
- Эффективно использовать устройства ввода-вывода
- ...

- Прерывания в большинстве своем прозрачны для программы пользователя – результат ее выполнения никак не зависит от того, сколько и каких прерываний, например, от таймера произошло во время счета, и в каких именно местах программу временно останавливали, переключая процессор на другую.

# Защита памяти

- 12-разрядный адрес памяти:
  - старшие 3 разряда – *номер страницы*
  - младшие 9 разрядов – *смещение в странице*

PPP OOOOOOOOOO

- Таблица приписки –
  - 8 страничных 3х битных регистра
  - атрибуты страницы (r/w, в памяти или на диске...)

...

101 - 110 – вместо обращения к странице 5  
произойдёт обращение к странице 6

***DMA*** (***D***irect ***M***emory ***A***ccess, прямой доступ в память)  
***RDMA*** (***R***emote ***DMA***, дистанционный прямой доступ в память)

- Процессор «сообщает» устройству (занося соответствующие значения в порты управления контроллером)
- - где именно находится в памяти передаваемый блок,
- - какова его длина,
- - вывести его надо или ввести,
- - когда начать.

Устройство, самостоятельно взаимодействуя с памятью, этот обмен выполняет. Когда обмен завершится – произойдет прерывание.